

LIQUID CRYSTAL DISPLAY DEVICE, LIQUID CRYSTAL DISPLAY SYSTEM AND COMPUTER SYSTEM

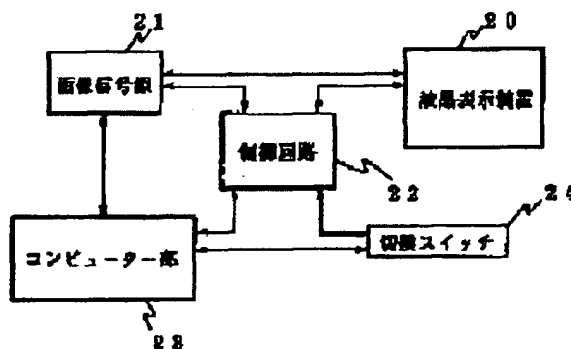
Patent number: JP9243996
Publication date: 1997-09-19
Inventor: KAWAMURA TETSUYA
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
- International: G02F1/133; G09G3/36; H04N5/66; G02F1/13; G09G3/36; H04N5/66; (IPC1-7): G02F1/133; G09G3/36; H04N5/66
- european:
Application number: JP19960053555 19960311
Priority number(s): JP19960053555 19960311

Report a data error here

Abstract of JP9243996

PROBLEM TO BE SOLVED: To reduce power consumption in a device loading a liquid crystal display system such as a liquid crystal display device, a display system and a portable terminal, etc., using a TFT.

SOLUTION: A latch circuit storing an image data signal and the circuit generating a drive signal for driving a liquid crystal from the stored image data signal are provided at every pixel constituting a display screen. A peripheral circuit related to write-in of the image data signal is operated only for an operation period for the write-in of the latch circuit performed at a fixed cycle, and is stopped for other standby period. This system is provided with a changeover switch 24 for manually switching a ratio between the operation period and the standby period of the peripheral circuit according to the contents (still picture or moving picture, fast or late in change of moving picture) of a displayed image, a computer part 23 outputting a command of automatic switch and a control circuit 22 imparting a switch signal to the liquid crystal display device 20.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-243996

(43)公開日 平成9年(1997)9月19日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
G 0 9 G 3/36			G 0 9 G 3/36	
H 0 4 N 5/66	1 0 2		H 0 4 N 5/66	1 0 2 B

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21)出願番号 特願平8-53555

(22)出願日 平成8年(1996)3月11日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 川村 哲也

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

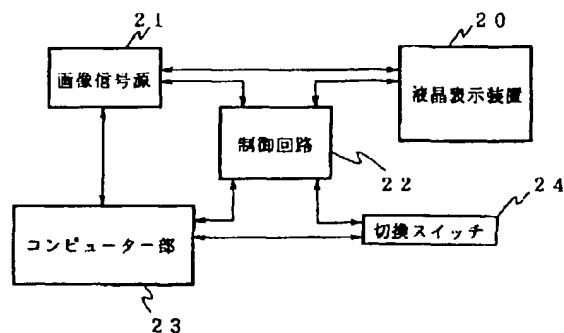
(74)代理人 弁理士 池内 寛幸 (外1名)

(54)【発明の名称】 液晶表示装置、液晶表示システム及びコンピュータシステム

(57)【要約】

【課題】 T F Tを用いた液晶表示装置、表示システム、及び携帯端末等の液晶表示システムを搭載した装置の消費電力を低減する。

【解決手段】 表示画面を構成する画素ごとに、画像データ信号を記憶するラッチ回路と、記憶された画像データ信号から液晶を駆動するための駆動信号を発生する回路とが設けられている。画像データ信号の書き込みに関する周辺回路は、一定周期で行われるラッチ回路の書き込みのための動作期間だけ動作し、他の待機期間は停止している。表示される画像の内容(静止画か動画か、動画の変化が速いか遅いか)に応じて周辺回路の動作期間と待機期間との比率を手動で切り換えるための切換えスイッチ24、自動切り換えの指令を出力するコンピュータ部23、及び液晶表示装置20に対して切り換え信号を与える制御回路22が設けられている。



【特許請求の範囲】

【請求項1】 表示画面を構成する画素ごとに、画像データ信号を記憶するラッチ回路と液晶を駆動するための駆動信号を発生する駆動信号発生回路とが設けられ、前記駆動信号発生回路は、前記ラッチ回路に記憶された画像データ信号に基づいて20ms以下の周期で極性が反転する駆動信号を発生するように構成されている液晶表示装置。

【請求項2】 請求項1記載の液晶表示装置を用い、表示画面を構成する走査線をm本置きに選択して画像データ信号を順次書き込み、このm本置きに画像データ信号を書き込む動作を、走査位置をずらしながらm回繰り返すことにより、表示画面のすべての画素に画像データ信号を書き込むように構成されている液晶表示システム。

【請求項3】 請求項1記載の液晶表示装置を用いた液晶表示システムであって、画像データ信号をラッチ回路に記憶させるために必要な動作期間だけ画像データ信号の書き込みに関する周辺回路を動作させ、前記ラッチ回路に記憶された画像データ信号に基づいて駆動信号を発生させる待機期間は前記周辺回路を停止状態にする液晶表示システム。

【請求項4】 請求項3記載の液晶表示システムを搭載したコンピュータシステムであって、前記周辺回路の動作期間と待機期間との比率を切り換えるための切換スイッチと、その切換スイッチからの信号に基づいて前記動作期間と待機期間との比率を切り換える制御回路とを備えているコンピュータシステム。

【請求項5】 請求項3記載の液晶表示システムを搭載したコンピュータシステムであって、前記周辺回路の動作期間と待機期間との比率を切り換えるための指令を出力するコンピュータ部と、その切換スイッチからの信号に基づいて前記動作期間と待機期間との比率を切り換える制御回路とを備えているコンピュータシステム。

【請求項6】 前記コンピュータ部は、静止画又は変化の遅い動画を表示させる場合は前記待機期間を長くし、変化の速い動画を表示させる場合は前記待機期間を短くし又はゼロにする指令を出力するように構成されている請求項5記載のコンピュータシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は薄膜トランジスタ（以下TFTと略す）を用いた液晶表示装置とこれを用いた液晶表示システム、さらに、その液晶表示システムを搭載した携帯端末等のコンピュータシステムに関し、詳しくはこれらの装置又はシステムの低消費電力化に関するものである。

【0002】

【従来の技術】 TFTを用いた液晶表示装置は高画質の画像表示が可能なフラットパネルディスプレイとして、現在ではノートパソコン、カーナビゲーションシステ

ム、TVモニタ、計測機器、その他の情報機器など広い分野で使われるようになった。図6は従来のTFTを用いた液晶表示装置の要部の回路図である。画面部100には画素101がマトリックス状に配置され、各画素は縦横に形成された走査線（横配線）102とデータ信号線（縦配線）103とに接続されている。周辺駆動回路である走査回路104とデータ信号回路105とが設けられ、走査線102が走査回路104に、データ信号線103がデータ信号回路105に、それぞれ接続されている。さらに、各画素101に備えられた付加容量の固定電位側の共通配線106と、その接続回路107が設けられている。但し、付加容量の共通配線及び接続回路を別途設けないで、前段の走査線を兼用する構成のものもある。液晶表示装置の用途によって画素の数は様々であるが、数万画素の少ないものから300万画素を超える大容量のものまで商品化されている。

【0003】 図7は一つの画素101の回路図である。画素トランジスタ（この図の場合nチャンネルTFT）110のゲートが走査線102に接続され、ドレイン又はソースがデータ信号線103又は画素電極111に接続されている、この画素電極111と対向電極112との間に、配向処理されたTN液晶等の液晶層113が挟持され、これに偏光板等を組み合わせて液晶表示が可能になる。コンデンサ114は画像信号の保持時間をかせぐ付加容量である。

【0004】 図8は従来のTFTを用いた液晶表示装置の駆動波形の模式図である。画面内のある一つの画素に着目して、その駆動波形を示したものである。120は走査線102に印加された走査信号であり、121はデータ信号線103に印加された駆動信号であり、122は対向電極112の電位（対向電極電位）である。走査信号120が正のパルスに立ち上がったタイミングで画素トランジスタ110がオン状態となり、画素電極に駆動信号が書き込まれ、画素電極電位123が画素電極に出現する。このとき液晶層113には電圧Vsigが印加されることになる。

【0005】 走査信号120の正パルス期間の終了に伴って画素トランジスタ110がオフ状態になると、Vsigはリーク電流や液晶層の誘電緩和などによって時間とともに徐々に減衰する。図8の場合、期間aで明状態、期間bで暗状態、期間cで明状態（偏光板の使い方で明暗の反転可能）となるように駆動している。この間、周辺駆動回路（走査回路104、データ信号回路105等）は常に動作していることになる。以上に説明したTFTを用いた液晶表示装置の詳細については、例えば「フラットパネルディスプレイ'91」（日経BP社、1990年11月26日発行）の80～96頁、その他、多くの雑誌や論文誌で紹介されている。

【0006】 このような液晶表示装置は、CRTモニタと比較して消費電力が格段に少ないことが優れた特徴の

一つであり、ノートパソコン等で広く使用されている大きな理由である。そして、特に携帯性が要求されるパーソナル携帯端末（PDA）のように、商用電源を使うことが困難な用途では、さらなる低消費電力化が望まれている。

【0007】

【発明が解決しようとする課題】ところが、従来のTFTを用いた液晶表示装置ではバックライトを用いない反射型でも数100mW〜数Wの電力が必要なためバッテリーでの使用可能時間が短く、本格的な普及のためには液晶表示装置及び周辺回路の抜本的な低消費電力化が必要である。

【0008】TFTを用いた液晶表示装置において消費電力を大幅に低減すべく、従来の駆動法において駆動回路を間欠的に動作させることが考えられる。図9は、図8に駆動波形を示した従来の駆動方法において、1/8の時間だけ周辺駆動回路を動作させた場合の駆動波形を示している。つまり、図9の場合は、1画面のデータを書き込んだ後、7画面のデータを処理しないで無視している。この場合も走査信号130に正のパルスが印加されたときに駆動信号131が画素電極に書き込まれる。画素電極電位132はその後徐々に減衰し、次に周辺駆動回路が動作するまで、即ち走査線130に正のパルスが印加されるまで画像信号が長時間更新されないため、液晶にかかる電圧は大きく変動することになる。

【0009】このような状況では以下のような副作用が発生し、実際には表示が非常に劣悪なものになる。即ち、(a) Vsigが変動し、しかも極性反転期間が長いこと画面に著しいフリッカが観察される。(b) Vsigの減衰分のためコントラストが低下する。(c) 液晶の正確な交流駆動が損なわれ寿命が短くなる。

【0010】また、表示容量にも依存するが、画面を順次走査する形で駆動信号を画素に書き込む際、通常の画像信号を処理するには画像信号源の転送レートと同等以上の数MHz〜100MHzでの高速動作が周辺駆動回路に要求される。また書き込み時の負荷についても、実際には画素容量の10〜100倍程度の大きなデータ信号線の配線容量を充放電することになる。従来の駆動方法では表示が変化しない場合でも、フリッカ防止のため周辺駆動回路を常時動作させておく必要がある。

【0011】そこで、本発明は上記のような従来技術とは異なる新規な構成によって、装置又はシステムの低消費電力化に大きく貢献する液晶表示装置、液晶表示システム及びコンピュータシステムを提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明による液晶表示装置は、表示画面を構成する画素ごとに、画像データ信号を記憶するラッチ回路と液晶を駆動するための駆動信号を発生する駆動信号発生回

路とが設けられ、前記駆動信号発生回路は、前記ラッチ回路に記憶された画像データ信号に基づいて20ms以下の周期で極性が反転する駆動信号を発生するように構成されている。

【0013】又、上記のような液晶表示装置を用いた本発明の液晶表示システムの第1の特徴は、走査線をm本置きに選択して画像データ信号を書き込む動作を、走査位置をずらしながらm回繰り返すことにより、表示画面のすべての画素に画像データ信号を書き込むように構成されている点にある。

【0014】例えば、走査線1本置きに飛び越し走査（インターレース）を行うNTSC方式のTV画像をそのまま表示させることができるので、信号の書き込み周波数を落とすことによる消費電力の低減と、倍速変換回路を不要にすることによる消費電力の低減が可能になる。以下に、従来技術と比較しながら説明を加える。

【0015】NTSC方式のTV画像信号のようなインターレース画像信号を液晶表示装置に表示させる場合、従来はフリッカを発生させないために図10(a)に示すように、倍速変換回路によってインターレース画像信号をノンインターレース画像信号に変換したのち液晶表示装置に与えている。つまり、NTSC方式では512本の走査線があり、偶数番目の走査線だけで構成される偶数フィールドの画像信号と奇数番目の走査線だけで構成される奇数フィールドの画像信号とを1/60秒ごとに交互に送り出しているが、倍速変換回路はこのフィールド画像信号をフレームメモリに一旦記憶して、飛び越し走査をしない1/30秒ごとのノンインターレース画像信号に変換するのである。なお、画面の周辺部はカットされるので、実際に液晶に表示される走査線数は480本程度である。図10(b)に示すように、倍速変換回路を用いずに走査線数を1/2に減らして、つまり、2本分を1本の走査線をみなして表示させる方法もあるが、走査線数が減少する分だけ解像度が悪くなる。

【0016】本発明の液晶表示装置ではラッチ回路に記憶する画像データ信号は液晶を駆動する直接の信号でないため、ラッチ回路に記憶する画像データ信号に周期的な極性反転を与える必要はない。このため、従来とは異なり、インターレース画像信号に準じた画像データ信号の書き込みを容易に行うことができる。つまり、偶数フィールドの画像信号と奇数フィールドの画像信号を、書き込む走査線の順番を変えることなく1組書き込めばよい。このように、解像度を犠牲にすることなく倍速変換回路を不要として消費電力を低減することができる。

【0017】本発明の液晶表示システムの第2の特徴は、画像データ信号をラッチ回路に記憶させるために必要な動作期間だけ画像データ信号の書き込みに関する周辺回路を動作させ、前記ラッチ回路に記憶された画像データ信号に基づいて駆動信号を発生させる待機期間は前記周辺回路を停止状態にする点にある。

【0018】従来の液晶表示システムでは表示内容に変化が無い場合でも、フリッカ防止のため常時周辺駆動回路を動かす必要があるが、本発明の上記構成によれば、画素内のラッチ回路に画像データ信号を蓄え、その後は周辺駆動回路を停止状態にし、極性反転させた液晶層の駆動信号の発生は各画素レベルで並列して行われることになる。この並列処理は数kHz～10kHz相当の処理速度（通常の動画表示は20～10msの周期で画面を書き換えるので、その1%程度で良い）で十分である。また書き換え負荷はほぼ画素容量に等しく、1画面分の駆動信号の極性反転による書き換え時の容量負荷は従来に比べて1/10～1/100程度に軽減される。このような理由により周辺駆動回路の停止期間の消費電力は大幅に低減され、しかも、フリッカが認識されにくい間隔で正確な交流駆動を行うことができるので、前述の(a)～(c)のような副作用は発生しない。

【0019】好ましくは、前記周辺回路の動作期間と待機期間との比率を切り換えるための切換スイッチと、その切換スイッチからの信号に基づいて前記動作期間と待機止期間との比率を切り換える制御回路とを備えている。あるいは、切換スイッチに代えて、コンピュータ部が動作期間と待機期間との比率を切り換えるための指令を出力するように構成してもよい。そして、静止画又は変化の遅い動画を表示させる場合は待機期間を長くし、変化の速い動画を表示させる場合は待機期間を短く又はゼロにすることが好ましい。

【0020】このように、表示する画像の内容に応じて動作期間と待機期間との比率を切り換えることにより、低消費電力化を図りながらも使用者に対して無理のない使用環境を提供することができる。

【0021】

【発明の実施の形態】以下に本発明の好ましい実施形態を実施例と図面に基づいて説明する。図1に、本発明による液晶表示装置の一つの画素の回路構成を示す。走査線（横配線）1とデータ信号線（縦配線）2とにラッチ（メモリ）回路3が接続されている。このラッチ回路3は走査線1に選択パルスが入力されたときデータ信号線2に印加されている画像データ信号を記憶する機能を有する。ラッチ回路3には駆動信号発生回路4が接続され、この駆動信号発生回路4は、ラッチ回路に記憶されたデータと、制御信号線5（複数本の場合もあり）とに基づいて液晶駆動信号を発生し画素電極6に与える。配向処理されたTN液晶層8は対向電極7と画素電極6との間の電位差で駆動される。このような回路構成を有する液晶表示装置を作製するに際し、ガラス基板上に低温プロセス（基板加熱温度650℃以下）で形成したCMOSポリシリコン薄膜トランジスタにより、各回路要素を周辺駆動回路とともに作り込んだ。

【0022】ラッチ回路3はデジタルメモリー回路で構成した。駆動信号発生回路4は、ラッチ回路3に記憶さ

れた画像データ信号と、制御信号からのタイミングと、参照電圧とに基づいて駆動信号を発生するように構成とした。このような回路構成の画素を図6に示した従来例の構成と同様にマトリックス状に配列して液晶表示装置を構成した。

【0023】上記のように構成した液晶表示装置の一つの画素に着目した駆動波形を図2に示す。従来例の図8と同様に、例えば期間aで明状態、期間bで暗状態、期間cで明状態となるように駆動する場合の波形を模式的に示したものである。図2において、走査信号10に選択パルス（正パルス）が現れたときのデータ信号線の信号16がラッチ回路3に記憶される。11が記憶された信号であり、この実施例の場合、期間bの暗状態ではHレベルのデジタル信号が、期間aと期間cの明状態ではLレベルのデジタル信号が保持される。

【0024】駆動信号発生回路4は、このラッチ回路3に記憶された画像データ信号11に基づいて、液晶層に電圧をかけるための駆動信号を発生する。この駆動信号は、NTSC方式に対応して1/60秒毎に設定した↑印のタイミング毎に対向電極電位13に対して極性が反転する。すなわちこのときの画素電極電位は12のような波形となる。

【0025】また、従来のMHzクラスの高速で動作する周辺駆動回路（図6の走査回路104及びデータ信号回路105等）に相当する回路は、図9の場合と同様に1枚の画面を書き込む期間だけ動作させている。図2では全体の1/8の期間である動作期間14だけ周辺駆動回路を動作させ、他の期間15は動作を停止している。

【0026】周辺駆動回路の停止期間（つまり待機期間）15において、↑印のタイミングで極性反転を行う際、駆動信号の書き換えは画面内の各画素全体で一括して並列処理される（数100マイクロ秒かけて信号書き換えを行っておりMHzクラスの高速動作は必要としない）。このようにして、液晶にかかる電圧 V_{sig} は周辺駆動回路の停止期間においても正確に交流駆動されることになる。図面には示していないが、この液晶表示装置を駆動するため周辺回路の停止機構及び制御信号系を加えて液晶表示システムを構成した。

【0027】以上のように液晶表示装置及び液晶表示システムを構成し、その駆動方法において周辺駆動回路を7/8の期間停止することにより、消費電力を大幅に低減することができた。また周辺駆動回路停止に伴うフリッカの増大、コントラストの低下、寿命の短縮といった問題は発生しなかった。もちろん周辺駆動回路の停止期間を7/8に限る必要はなく、用途に応じて長くしたり短くしたりできる。また、ガラス基板上のポリシリコン薄膜トランジスタ回路を用いて停止期間に対応する回路を周辺駆動回路と同時に作製すれば、非常に効率の良いシステムとなる。

【0028】さらに、上記のような液晶表示システムを

10

20

30

40

50

搭載したコンピュータシステムとして、次に述べるようなパーソナル携帯端末(PDA)を構成した。図3に、この携帯端末の表示システムに関連する部分の構成をブロック図で示す。図1及び図2に示した上述の液晶表示装置20(バックライトを使用しない反射型にしている)の他に、周辺駆動回路の停止期間を自由に設定できる制御装置22、画像信号源21、コンピュータ部23、及び切換えスイッチ24が備えられている。図示は省略しているが、さらに電話やファックス等の通信機能、TV受信機能等も備えている。

【0029】制御回路22は、使用者の意図によって切り換えられる切換えスイッチ24の位置、又はコンピュータ部23が表示内容に基づいて出力する指令に従って、周辺駆動回路の待機期間の長さ、つまり動作期間と待機期間との比率を切り換える。前述のように、画像データ信号をラッチ回路に記憶させるために周辺回路を動作させる期間が動作期間であり、ラッチ回路に記憶された画像データ信号に基づいて駆動信号を発生させることにより周辺回路を停止状態にする期間が待機期間である。このようにして、低消費電力化を図りながらも使用者に対して無理のない使用環境を提供することができる。

【0030】上記のような携帯端末のある使用例における周辺駆動回路の動作期間と待機期間との比率の変遷の例を図4に示す。図中、30~37の枠内に一連の動作モードが表示されており、その下に各動作モードにおける周辺駆動回路の動作期間と待機期間との比率の変遷がグラフで示されている。38が動作期間の割合を表し、39が待機期間の割合を表している。表示に伴う消費電力はほぼ動作期間の割合38に比例して変化する。

【0031】各動作モードに沿って順に説明する。まず、受信待ちモード30はキー操作等をしていない状態であり電話等の着信待ち状態である、この時は表示を行う必要は無いので周辺駆動回路は完全に停止している。次の電話モード31は電話をかけたときのモードであり、表示画面には通話先の電話番号、通話時間等のデータが表示され、データベース等のソフトウェアの起動待ち状態となる、このときの画像データは1回/秒程度の更新で十分であり、待機期間の割合を大きく取ることができる。次の表計算モード32は電話の内容に従って表計算のソフトウェアを起動すると仮定した場合のモードである、このとき、コンピュータ部はソフトウェアの種類に応じて周辺駆動回路の待機期間の割合を少し小さくする。入力速度に合わせるために、画像データの更新を例えば3回/秒程度にする。

【0032】次のTV受信①モード33はTVのニュースを見るためにTV表示に切り換えた場合のモードである。TVの動画表示をフルに行くと消費電力が大きくなるので、通常は画像データを1秒間に10回程度更新するように設定されている。次のTV受信②モード34は

動画表示をフルに行うモードである。例えば特に興味あるニュースをしっかりと見たい場合に、使用者が切換えスイッチ24を操作してこのモードにする。

【0033】次の文書作成モード35はワードプロセッサのソフトウェアを起動して文書を作成するモードである。表計算モード32と同様に、コンピュータ部23がソフトウェアの種類に応じて周辺駆動回路の待機期間の割合を決定する。さらに、文書の入力速度が所定の速度を越えれば、コンピュータ部23は周辺駆動回路の待機期間の割合を下げる(動作期間の割合を上げる)指令を制御装置22に出力する。図4では↓印で示すタイミングでこの指令が出力されている。作成された文書は次のファックスモード36でファックス送信される。このモードでの周辺駆動回路の待機期間の割合は電話モード31と同レベルに設定される。一連の作業が終われば表示は消え、再び受信待ちモード37になる。

【0034】以上のように、切換えスイッチ24の位置、又はコンピュータ部23が表示内容に基づいて出力する指令に従って、制御回路22が周辺駆動回路の動作期間と待機期間との比率を切り換えるので、携帯端末(コンピュータシステム)の動作状況に応じて消費電力が少ない効率的な表示を行うことができる。なお、切換えスイッチとして例えばロータリー式のような他接点スイッチを用いることにより、又はキースイッチと適当な信号処理回路を用いることにより、周辺駆動回路の動作期間と待機期間との比率の段階的な切り換えを切換えスイッチのみによって行うことも可能である。逆に、切換えスイッチを併用せずに全てコンピュータ部の指令によって切り換えるようにしてもよい。

【0035】なお、TV表示②モード34に限っていえば、動画表示をフルに行うので周辺駆動回路の待機期間による諸費電力の低減は行われないが、本発明の液晶表示装置の場合はインターレース駆動をそのまま行うことができるので、解像度を落とすことなく従来の1/2程度の消費電力で表示を行うことができる。つまり、図5に示すように、NTSC方式のTV映像信号を画像信号源からそのまま液晶表示装置に表示させることができる点で、従来の図10(a)に示した倍即変換回路が必要な構成や図10(b)の走査線数を半分に落とす構成と異なる。

【0036】

【発明の効果】本発明によれば、TFTを用いた液晶表示装置及び液晶表示システムにおいて消費電力を大幅に低減することができる、また液晶表示システムを搭載した携帯端末等のコンピュータシステムにおいて、表示内容に応じて効果的に消費電力を低減することができる、これにより1回の充電で動作可能な時間の長い携帯端末など、高性能な製品を実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る液晶表示装置の一つの画

素の回路図

【図2】図1の液晶表示装置の一つの画素に着目した駆動波形の模式図

【図3】図1の液晶表示装置を用いた携帯端末の表示に関連する部分のブロック図

【図4】図3の携帯端末の使用例における液晶表示装置の周辺駆動回路の動作期間と待機期間との比率の遷移例を示す図

【図5】図3の携帯端末においてNTSC方式のTV画像をインターレース表示する構成を示すブロック図

【図6】TFTを用いた従来の液晶表示装置の要部の回路図

【図7】従来の液晶表示装置の一つの画素の回路図

【図8】従来の液晶表示装置の一つの画素に着目した駆動波形の模式図

【図9】従来の液晶表示装置において周辺駆動回路を間欠的に動作させた場合の駆動波形の模式図

【図10】従来の液晶表示装置においてNTSC方式のTV画像をインターレース表示する構成を示すブロック図

【符号の説明】

1 走査線

* 2 データ信号線

3 ラッチ回路

4 駆動回路発生回路

5 制御信号線

6 画素電極

7 対向電極

8 液晶層

9 共通電極

10 走査信号

11 ラッチ回路に記憶された画像データ信号

12 画像電極電位

13 対向電極電位

14 周辺駆動回路の動作期間

15 周辺駆動回路の停止期間

16 データ信号線の信号

20 液晶表示装置

21 画像信号源

22 制御回路

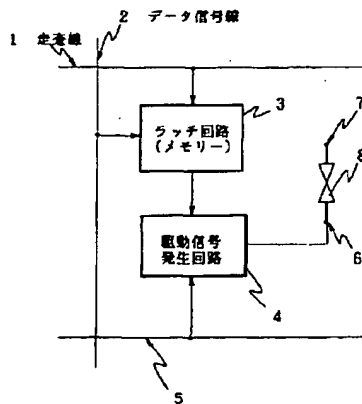
23 コンピュータ部

20 24 切換スイッチ

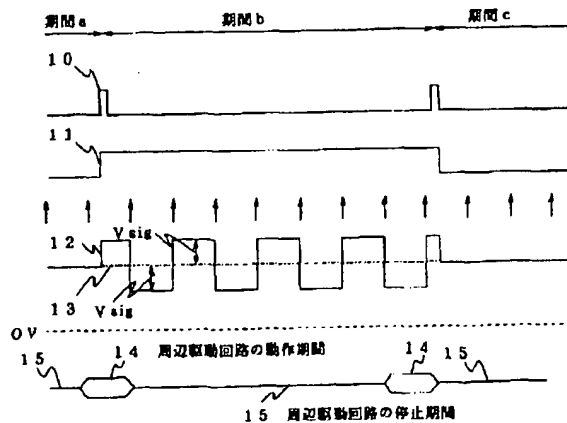
38 周辺駆動回路の待機期間の割合

* 39 周辺駆動回路の動作期間の割合

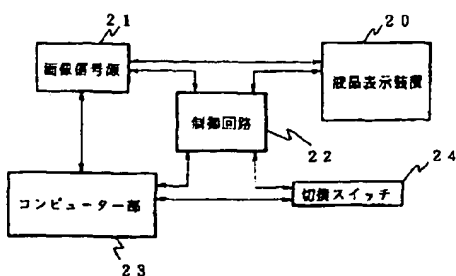
【図1】



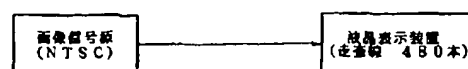
【図2】



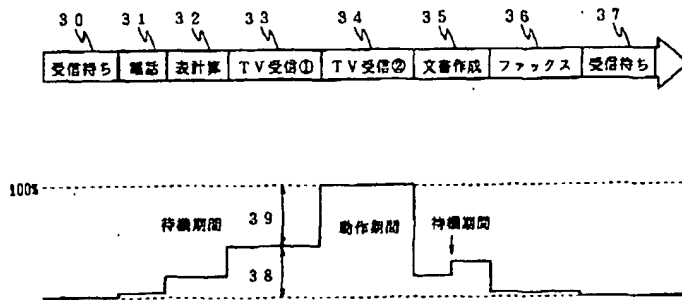
【図3】



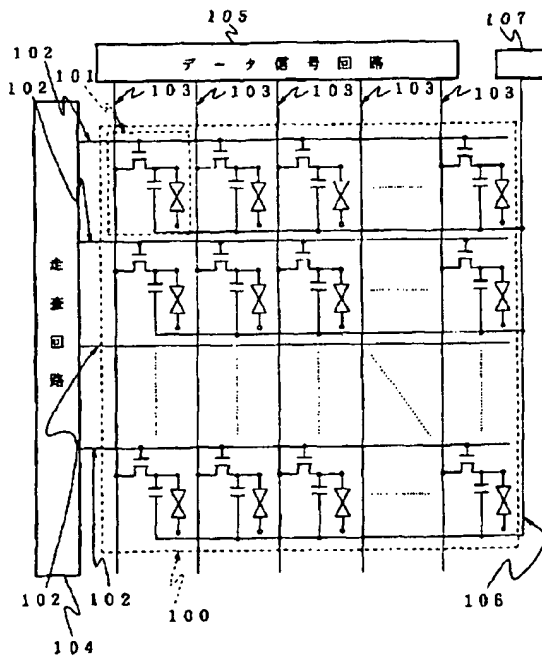
【図5】



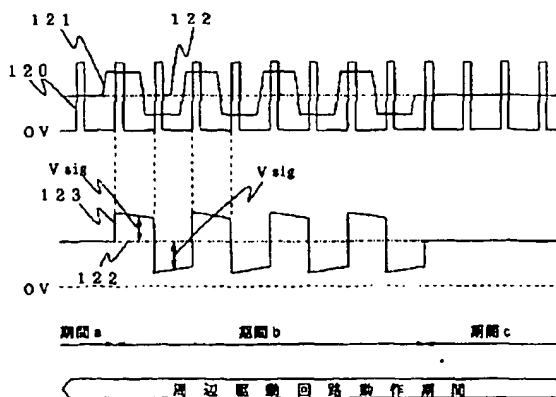
【図4】



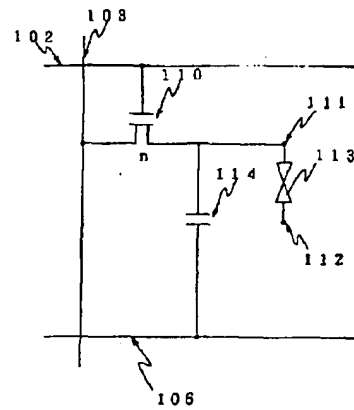
【図6】



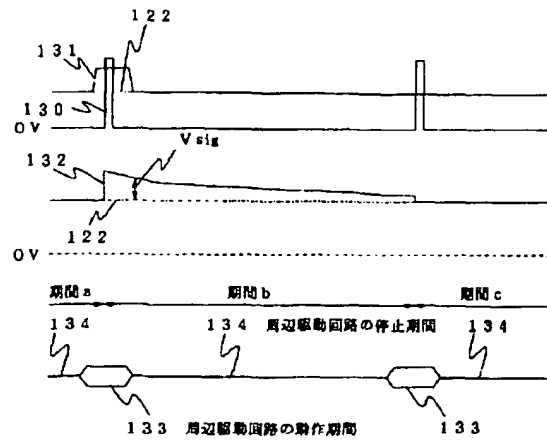
【図8】



【図7】

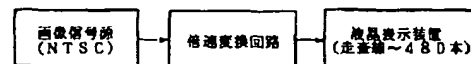


【図9】



【図10】

(a)



(b)

